

PT4115E 应用说明

产品功能	50V/1.5A 降压型，高亮度恒流驱动器
常规应用	DC 输入：24V/48V、AC 输入：24VAC DC 输出：10V/1A
文件编号	PT4115E_AN01
版本	1.0

1. 产品概况

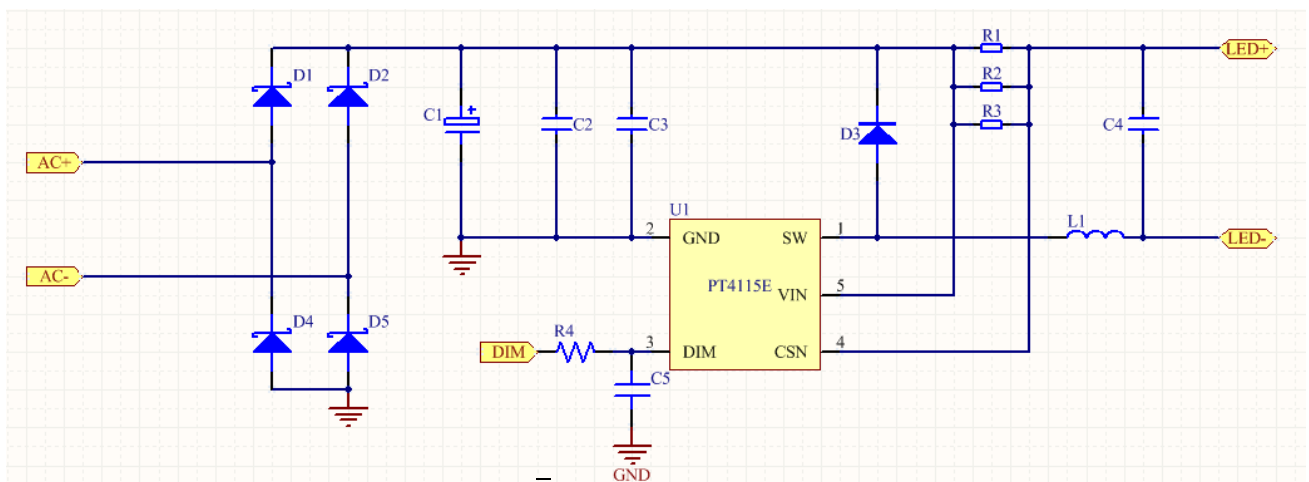
1.1 特点

- ✓ 很宽的输入电压范围：6V 到 50V
- ✓ 效率高达 97%
- ✓ 3%的输出电流精度
- ✓ 复用 DIM 引脚进行 LED 开关、模拟调光与 PWM 调光
- ✓ R_{CS} 开路保护
- ✓ LED 开路保护
- ✓ 热关断保护
- ✓ SOT89-5 封装

1.2 概述

PT4115E 是一款工作在连续电感电流导通模式的降压型恒流驱动芯片，用于驱动一颗或多颗串联 LED，输出电流精度高达 3%。PT4115E 输入电压范围从 6V 到 50V，输出电流可调，最大可达 1.5A。其采用高端电流采样电阻设置 LED 平均电流，并通过 DIM 引脚进行模拟调光和 PWM 调光。

2. 典型应用电路



PT4115E DEMO BOARD BOM List				
Item	Reference	Value	Quantity	Description
1	C2	10μF//10uF	2	CAP SMD 50V 10μF K X7R 1210
2	C3	0.1μF	1	CAP SMD 100V 0.1μF K X7R 0805
3	D1	0	1	短接
4	R4	0	1	RES SMD 1/8W 0ohm J 0805
5	C4	1μF	1	CAP SMD 50V 1μF K X7R 1206
6	C5	0.1μF	1	CAP SMD 16V 0.1μF K X7R 0805
7	C1、D2、D4、D5、R2、R3	NC		
8	D3	SS210	1	Diode Schottky SMB 100V 2A
9	L1	68μH	1	INDUCTOR 68μH 12.15*12.15*7.5mm
10	R1	0.33R//0.47R	2	RES SMD 1/4W 0.2ohm J 1206
11	U1	PT4115E	1	IC Powtech PT4115E SOT89-5

3. 工作原理介绍

PT4115E和电感（L）、电流采样电阻（RS）形成一个自振荡的连续电感电流模式的降压型恒流LED驱动器。

VIN上电时，电感（L）和电流采样电阻（RS）的初始电流为零，LED输出电流也为零。这时候，CS比较器的输出为高，功率开关导通，电流通过电感（L）、电流采样电阻（RS）、LED和功率开关从VIN流到地，电流上升的斜率由VIN、电感（L）和LED压降决定，在RS上产生一个压差VCSN，当(VIN-VCSN) > 230mV时，CS比较器的输出变低，功率开关关断，电流以另一个斜率流过电感(L)、电流采样电阻(RS)、LED和肖特基二极管(D)，当(VIN-VCSN) < 170mV时，功率开关重新打开，这样使得在LED上的平均电流为

$$I_{OUT} = \frac{0.17 + 0.23}{2 \times R_S} = 0.2 / R_S$$

4. 关键元件参数设计

4.1 输出电流的设置

$$I_{OUT} = \frac{0.17 + 0.23}{2 \times R_S} = 0.2 / R_S$$

上述等式成立的前提是 DIM 端悬空或外加 DIM 端电压高于 2.5V（但必须低于 5V）。实际上，RS 是设定了 LED 的最大输出电流，通过 DIM 端，LED 实际输出电流能够调小到任意值。

高端电流采样结构使得外部元器件数量很少，采用 1%精度的采样电阻，LED 输出电流控制在±3%的精度。薄膜贴片电阻按照额定功率的 70%降额使用，例如输出电流 1A，采样电阻建议使用两个 1/4W、1206 的 0.33Ω 与 0.47Ω 并联。

4.2 续流二极管的选择

为了保证最高的效率以及性能，二极管（D）应选择快速恢复、低正向压降、低寄生电容、低漏电流的肖特基二极管，电流能力以及耐压视具体的应用而定，但应保持30%的余量，有助于稳定可靠的工作。



另外值得注意的一点是应考虑温度高于85°C时肖特基的反向漏电流。过高的漏电流会增加系统的功率耗散。

AC24V整流二极管（D）一定要选用低压降的肖特基二极管，以降低自身功率耗散。

4.3 输入电容 C1 的选择

输入电容需要吸收输入端的开关电流，要求承受充足的纹波电流有效值。输入电容的纹波电流有效值 I_{C1} 可按如下公式计算：

$$I_{C1} = I_{OUT} * \sqrt{\frac{V_{OUT}}{V_{IN}} * (1 - \frac{V_{OUT}}{V_{IN}})}$$

当输入电压是输出电压的2倍时， I_{C1} 最大，为 $\frac{I_{OUT}}{2}$ 。因此，推荐选择纹波电流有效值大于输出电流的1/2，典型耐压值为50V，容值 $\geq 22\mu\text{F}$ ，X7R或者更高等级的瓷片电容。

4.4 电感 L1 的选择

选择电感时，需要考虑以下方面：

1. 选择较低的电感值会提高开关频率，增大开关损耗。大部分应用建议选择开关频率在100kHz至500kHz（典型值200kHz），建议纹波电流选取大约为开关电流峰值的30%，则对应的电感L1可通过以下公式计算：

$$L1 = \frac{(1 - V_{OUT} / V_{IN}) \times V_{OUT}}{0.3 \times I_{LED} \times f_{SW}}$$

其中 f_{SW} 为开关频率， I_{LED} 为 LED 输出电流。

2. 输出电流为 I_{OUT} 时，选择的电感的额定饱和电流值大于电感的峰值电流，至少留有30%的裕量即 $I_{SAT} = 1.3 I_{LP}$ 。电感的峰值电流 I_{LP} 可按如下公式计算：

$$I_{LP} = I_{OUT} + \frac{V_{IN} - V_{OUT}}{2 * f_{SW} * L1} * \left(1 - \frac{V_{OUT}}{V_{IN}}\right)$$

I_{OUT} 为 LED 输出电流。

3. 在开关频率较高时，电感的DCR内阻和磁心损耗必须足够低才能实现要求的效率指标。建议选择一个DCR内阻小于50 mΩ 电感来实现高的总效率。

4.5 输出电容 C2 的选择

对应大部分应用，可不使用输出电容。如果需要减少输出电流纹波，一个最有效的方法即在LED的两端并联一个容2.2 μF 的电容可满足大部分需求。适当的增大输出电容可以抑制更多的纹波。需要注意的是输出电容不会影响系统的工作频率和效率，但是会影响系统启动延时以及调光频率。

4.6 模拟调光

DIM端可以外加一个直流电压(V_{DIM})调小LED输出电流，最大LED输出电流由 $(0.2/RS)$ 设定。

LED 平均输出电流计算公式：



$$I_{OUT} = \frac{0.2 \times V_{DIM}}{2.5 \times R_S} \quad (0.5V \leq V_{DIM} \leq 2.5V)$$

VDIM在(2.5V ≤ V_{DIM} ≤ 5V)范围内LED保持100%电流等于 $I_{OUT} = \frac{0.2}{R_S}$

4.7 PWM 调光

LED的最大平均电流由连接在VIN和CSN两端的电阻RS决定，通过在DIM管脚加入可变占空比的PWM信号可以调小输出电流以实现调光，计算方法如下所示：

$$I_{OUT} = \frac{0.2 \times D}{R_S}$$

$$(0 \leq D \leq 100\%, 2.5V < V_{pulse} < 5V)$$

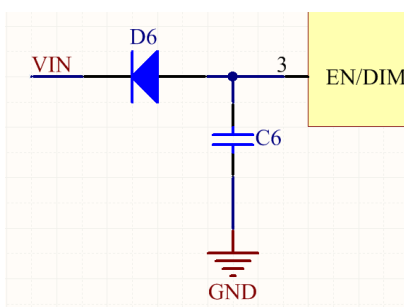
如果高电平小于2.5V，则

$$I_{OUT} = \frac{V_{pulse} \times 0.2 \times D}{2.5 \times R_S}$$

$$(0 \leq D \leq 100\%, 0.5V < V_{pulse} < 2.5V)$$

通过 PWM 调光，LED 的输出电流可以从 0%到 100%变化。LED 的亮度是由 PWM 信号的占空比决定的。例如 PWM 信号 25%占空比，LED 的平均电流为(0.2/RS)的 25%。建议设置 PWM 调光频率在 100Hz 以上，以避免人的眼睛可以看到 LED 的闪烁。PWM 调光比模拟调光的优势在于不改变 LED 的色度。PT4115E 调光频率最高可达 20kHz.

4.8 软启动



输出电流很大且输入电压源输出电流能力有限时,可通过在DIM接入一个外部电容C6至GND,使得启动时DIM端电压缓慢上升,这样LED的电流也缓慢上升,从而实现软启动同时可避免输入电压源被限流。建议电容值选取0.47μF的0805瓷片电容,在电容两端加肖特基二极管到VIN加速电容放电可解决连续开关机IC无法正常启动的情况。

4.9 IC 过热保护

PT4115E 内部设置了过温保护功能(TSD),以保证系统稳定可靠的工作。当 IC 芯片温度超出 150℃, IC 即会进入 TSD 保护状态并停止电流输出,而当温度低于 130 时, IC 即会重新恢复至正常工作状态。

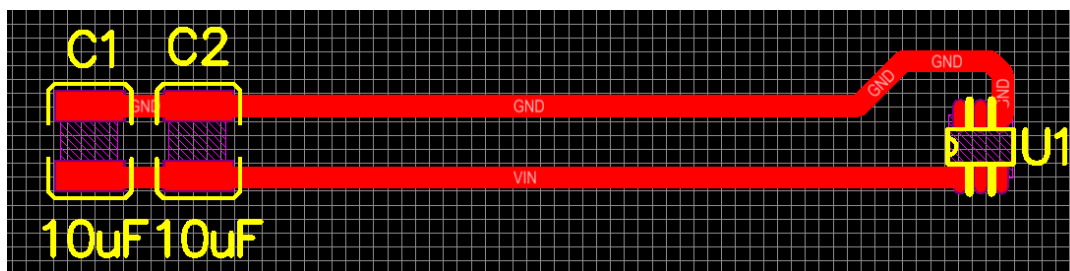


5. PCB Layout 注意事项

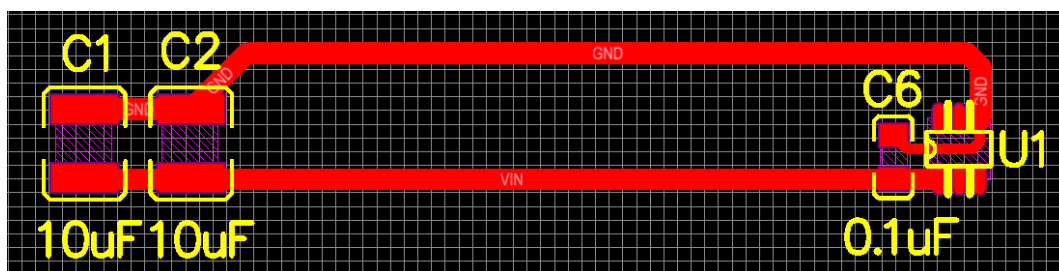
合理的 PCB 布局设计对实现芯片的稳定工作是至关重要的。

1. 当输入电容离芯片的 VIN 引脚水平距离很远时，寄生电感会较大，上电过程中较大 di/dt 在寄生电感上产生的噪声会影响芯片的采样，致 IC 工作出现异常。避免上述问题，需在靠近芯片 VIN 引脚至 GND 并联一个 $0.1\mu\text{F}$ 的瓷片电容。

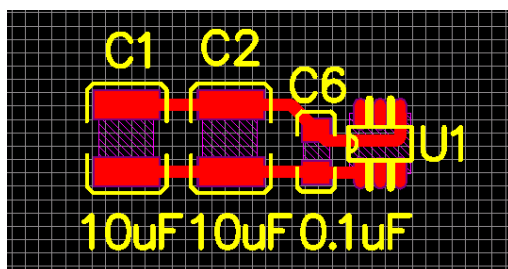
错误的 PCB Layout 示意图 1：



正确的 PCB Layout 示意图 2：



较好的 PCB Layout 示意图 3：

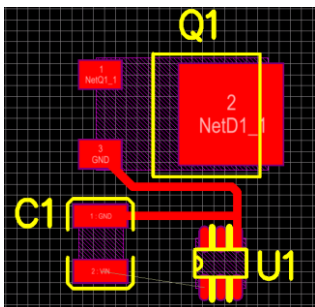


2. 电流采样电阻 R_s 尽可能靠近芯片 VIN 与 CSN 引脚以减小电流采样误差；
3. 电流环路，包括输入电容、采样电阻、电感、肖特基二极管，应尽可能短；
4. 为了有效地减小电流环路的噪声，输入旁路电容建议单点接地。输入电容 C1 的地与 MOS 管 Q1 的地均为功率地，芯片 U1 的地为信号地，正确的做法是“MOS 管 Q1 的地先与输入电容 C1 的地连接然后再由输入电容的单点地连接至芯片 U1 的地”。

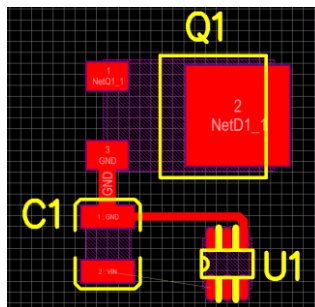


示意图如下：

错误的做法



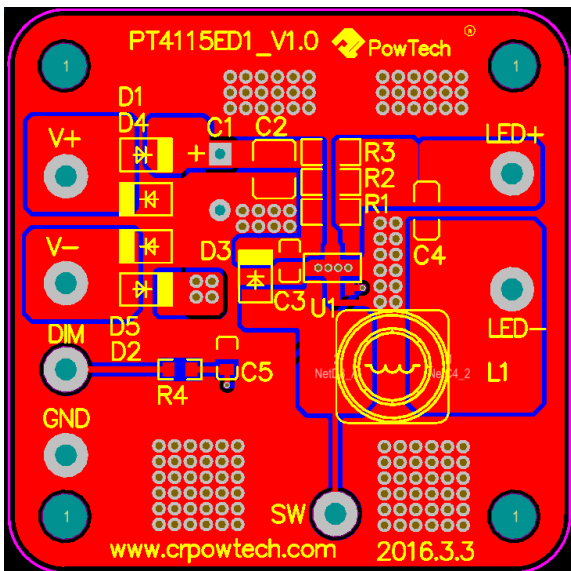
正确的做法



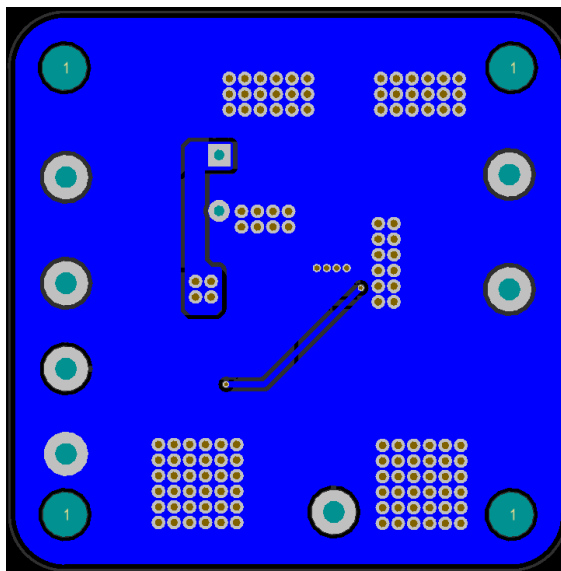
5. MOS管的DRAIN端是开关节点，走线尽可能短且远离芯片，以减小电感的辐射。

PCB Layout 参考图

TOP Layer



BOTTOM Layer



6. 散热注意事项

当系统工作的环境温度较高及驱动大电流负载时，必须要注意避免系统达到功率极限。在实际应用中，要求达到每25mm²的PCB大约需要1oz敷铜的电流密度以有利于散热。若PCB板允许，请尽量多数铜，并连接至电源的GND，以吸收电感的干扰，也有利于散热。

7. 应用注意事项

7.1 输出负载使用电子负载的 CV 模式时，由于电子负载响应速度较慢，当无输出电容或输出电容较小时，PT4115E 会出现工作异常。改善的措施：加大输出电容，延长启动时间，当启动时间大于电子负载响应时间时，PT4115E 在 CV 模式下也能正常工作。

7.2 测试 PT4115E 开关机及动态性能时，输出负载务必采用 LED 灯。

8. Revision History



Date	Author	Revision	Description & changes
2016.3.21	Wu Xiaomin	Ver1.0	Initial Release

